



Europäisches
Patentamt

European
Patent Office

7410E 030 212 EP
IB/2004/050842
Office européen
des brevets

REC'D 0:8 JUN 2004

WIPO

PCT

Bescheinigung

Certificate

Attestation

Die angehefteten Unterla-
gen stimmen mit der
ursprünglich eingereichten
Fassung der auf dem näch-
sten Blatt bezeichneten
europäischen Patentanmel-
dung überein.

The attached documents
are exact copies of the
European patent application
described on the following
page, as originally filed.

Les documents fixés à
cette attestation sont
conformes à la version
initialement déposée de
la demande de brevet
européen spécifiée à la
page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

03101766.8 ✓

BEST AVAILABLE COPY

**PRIORITY
DOCUMENT**

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

Der Präsident des Europäischen Patentamts;
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets
p.o.

R C van Dijk



Anmeldung Nr:

Application no.: 03101766.8 ✓

Demande no:

Anmeldetag:

Date of filing: 17.06.03 ✓

Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

Philips Intellectual Property & Standards
GmbH

Steindamm 94

20099 Hamburg

ALLEMAGNE

Koninklijke Philips Electronics N.V.

Groenewoudseweg 1

5621 BA Eindhoven

PAYS-BAS

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:

(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.
If no title is shown please refer to the description.

Si aucun titre n'est indiqué se référer à la description.)

Microcontroller und Verfahren zur Adressierung

In Anspruch genommene Priorität(en) / Priority(ies) claimed / Priorité(s)
revendiquée(s)

Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/
Classification internationale des brevets:

G06F12/06

Am Anmeldetag benannte Vertragstaaten/Contracting states designated at date of
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR HU IE IT LU MC NL
PT RO SE SI SK TR LI

ZUSAMMENFASSUNG

Microcontroller und Verfahren zur Adressierung

Um einen Microcontroller und ein Verfahren zur Adressierung zu schaffen, welche sich durch eine einen geringeren Speicherbedarf und eine höhere Ausführungsgeschwindigkeit bei der Adressierung von 24-Bit-Adressräumen als bisher bekannt auszeichnen, ist
5 vorgesehen, dass der Microcontroller (10) wenigstens ein Statusbit (12) aufweist, mittels dessen ein Schreiben und/oder Lesen von 24-Bit-Adressworten durch wenigstens eine Standardinstruktion des Microcontrollers (10) erzwingbar ist sowie das wenigstens ein Statusbit (12) eines Microcontrollers (10) gesetzt wird und dadurch ein
10 Schreiben und/oder Lesen von 24-Bit-Adressworten mittels wenigstens einer Standardinstruktion des Microcontrollers (10) erzwungen wird.

Fig.

PATENTANSPRÜCHE

1. Microcontroller insbesondere für Smartcards,
wobei

der Microcontroller (10) wenigstens ein Statusbit (12) aufweist, mittels dessen ein
Schreiben und/oder Lesen von 24-Bit-Adressworten durch wenigstens eine Standard-
5 instruktion des Microcontrollers (10) erzwingbar ist.

2. Microcontroller nach Anspruch 1,

dadurch gekennzeichnet,

dass die wenigstens eine Standardinstruktion eine LCALL-, ACALL-, RET-Instruktion
10 oder dergleichen ist.

3. Microcontroller nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

dass das wenigstens eine Statusbit (12) mittels wenigstens eines computerlesbaren
15 Speichermediums (14) setzbar und/oder löschbar ist.

4. Microcontroller nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

dass das wenigstens eine Statusbit (12) Teil wenigstens eines Special Function
20 Registers (16) ist.

5. Microcontroller nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet,

dass das wenigstens eine Statusbit (12) in der Hardware des Microcontrollers (10)
25 realisiert ist.

6. Verfahren zur Adressierung,

dadurch gekennzeichnet,

- 5 dass wenigstens ein Statusbit (12) eines Microcontrollers (10) gesetzt wird und dadurch ein Schreiben und/oder Lesen von 24-Bit-Adressworten mittels wenigstens einer Standardinstruktion des Microcontrollers (10) erzwungen wird.

7. Verfahren nach Anspruch 6,

dadurch gekennzeichnet,

- 10 dass die wenigstens eine Standardinstruktion eine LCALL-, ACALL-, RET-Instruktion oder dergleichen ist.

8. Verfahren nach einem der Ansprüche 6 bis 7,

dadurch gekennzeichnet,

- 15 dass das wenigstens eine Statusbit (12) mittels wenigstens eines computerlesbaren Speichermediums (14) gesetzt und/oder gelöscht wird.

9. Verfahren nach einem der Ansprüche 6 bis 8,

dadurch gekennzeichnet,

- 20 dass das wenigstens eine Statusbit (12) Teil wenigstens eines Special Function Registers (16) ist.

10. Verfahren nach einem der Ansprüche 6 bis 9,

dadurch gekennzeichnet,

- 25 dass das wenigstens eine Statusbit (12) in der Hardware des Microcontrollers (10) realisiert ist.

BESCHREIBUNG

Microcontroller und Verfahren zur Adressierung

Die Erfindung betrifft einen Microcontroller und ein Verfahren zur Adressierung mit den in den Oberbegriffen der Ansprüche 1 und 6 genannten Merkmalen.

5

Neue Generationen von 8-Bit-Microcontrollern verwenden zunehmend größere Adressräume bis hin zu 16 Mbyte. Für die Adressierung eines solchen erweiterten Adressraumes wurden zusätzliche Instruktionen wie ECALL und ERET eingeführt, welche den gesamten Adressraum durch die Verwendung von 24-Bit-Adressen ansprechen und
10 24-Bit-Adressen auf den CPU-Stack schreiben beziehungsweise von diesem lesen können. Die Instruktionen LCALL, ACALL und RET des 80C51-Standardbefehlssatzes oder Äquivalente anderer Befehlssätze von 8-Bit-Microcontrollern schreiben beziehungsweise lesen lediglich 16-Bit-Adressen, auch wenn der erweiterte Adressbereich benutzt wird. Damit sind sie bei einem erweiterten Adressraum praktisch
15 nicht oder nur unter erheblichen Auflagen verwendbar. Es müssen die erweiterten Befehle ECALL und ERET oder entsprechende Äquivalente verwendet werden, welche deutlich mehr Code und auch mehr Zeit für die Ausführung benötigen.

Aufgabe der vorliegenden Erfindung ist es daher, einen Microcontroller und ein Ver-
20 fahren zur Adressierung zu schaffen, welche sich durch einen geringeren Speicherbedarf und eine höhere Ausführungsgeschwindigkeit bei der Adressierung von 24-Bit-Adressräumen als bisher bekannt auszeichnen.

Diese Aufgabe wird erfindungsgemäß durch einen Microcontroller mit den in Anspruch
25 1 genannten Merkmalen und ein Verfahren zur Adressierung mit den in Anspruch 6 genannten Merkmalen gelöst. Der erfindungsgemäße Microcontroller zeichnet sich dadurch aus, dass der Microcontroller wenigstens ein Statusbit aufweist, mittels dessen ein Schreiben und/oder Lesen von 24-Bit-Adressworten durch wenigstens eine Standardinstruktion des Microcontrollers, welche vorzugsweise eine LCALL-, ACALL-

, RET-Instruktion oder dergleichen ist, erzwingbar ist. Der Standardbefehlssatz wird so auf den 24-Bit-Adressraum erweitert. Dieser bleibt so nicht nur zusätzlichen dedizierten Instruktionen überlassen, sondern der vollständige Befehlssatz kann Erweiterungen unterstützen. Dies vermeidet auch Konflikte, die auftreten können, wenn beispielsweise ein ECALL 3 Byte auf den Stack schreibt, die Unteroutine aber unter der Annahme, dass nur 16-Bit-Adressen auf dem Stack liegen, nur mit RET zurückkehrt. Durch die erfindungsgemäßen Mittel werden eine deutliche Verringerung des compilierten Codes von zirka 5 bis 10 % und eine Geschwindigkeitserhöhung erzielt. Ein weiterer Vorteil besteht darin, dass bestimmte Programmoptimierungen besser zum Zuge kommen, wie beispielsweise die ACALL-Optimierung, bei der versucht wird, LCALL/ECALL-Instruktionen durch die wesentlich kleineren ACALL-Instruktionen zu ersetzen. Ohne den "Extended Call/Return Mode" ist diese Optimierung wirkungslos.

In einer bevorzugten Ausgestaltung der Erfindung ist vorgesehen, dass das wenigstens eine Statusbit mittels wenigstens eines computerlesbaren Speichermediums setzbar und/oder löschar ist. Auf diese Weise wird vorteilhaft eine erhöhte Flexibilität des Microcontrollers erzielt.

Weiterhin ist in einer bevorzugten Ausgestaltung der Erfindung vorgesehen, dass das wenigstens eine Statusbit Teil wenigstens eines Special Function Registers (SFR) ist, da das gesamte SFR mittels der Standardinstruktionen des Microcontrollers beschrieben und ausgelesen werden kann.

Darüber hinaus ist in einer bevorzugten Ausgestaltung der Erfindung vorgesehen, dass das wenigstens eine Statusbit in der Hardware des Microcontrollers realisiert ist, da auf diese Weise eine erhöhte Effektivität erzielt wird.

Das erfindungsgemäße Verfahren zur Adressierung zeichnet sich dadurch aus, dass wenigstens ein Statusbit eines Microcontrollers gesetzt wird und dadurch ein Schreiben und/oder Lesen von 24-Bit-Adressworten mittels wenigstens einer Standardinstruktion des Microcontrollers, welche vorzugsweise eine LCALL-, ACALL-, RET-Instruktion

oder dergleichen ist, erzwungen wird. Der Standardbefehlssatz wird so auf den 24-Bit-Adressraum erweitert. Dieser bleibt so nicht nur zusätzlichen dedizierten Instruktionen überlassen, sondern der vollständige Befehlssatz kann Erweiterungen unterstützen. Dies vermeidet auch Konflikte, die auftreten können, wenn beispielsweise ein ECALL 3 Byte auf den Stack schreibt, die Unterroutine aber unter der Annahme, dass nur 16-Bit-Adressen auf dem Stack liegen, nur mit RET zurückkehrt. Durch die erfindungsgemäßen Mittel werden eine deutliche Verringerung des compilierten Codes von zirka 5 bis 10 % und eine Geschwindigkeitserhöhung erzielt. Ein weiterer Vorteil besteht darin, dass bestimmte Programmoptimierungen besser zum Zuge kommen, wie beispielsweise die ACALL-Optimierung, bei der versucht wird, LCALL/ECALL-Instruktionen durch die wesentlich kleineren ACALL-Instruktionen zu ersetzen. Ohne den "Extended Call/Return Mode" ist diese Optimierung wirkungslos.

Im Rahmen des erfindungsgemäßen Verfahrens ist bevorzugt vorgesehen, dass das wenigstens eine Statusbit mittels wenigstens eines computerlesbaren Speichermediums gesetzt und/oder gelöscht wird. Auf diese Weise wird vorteilhaft eine erhöhte Flexibilität des Microcontrollers erzielt.

Ferner ist im Rahmen des erfindungsgemäßen Verfahrens bevorzugt vorgesehen, dass das wenigstens eine Statusbit Teil wenigstens eines Special Function Registers (SFR) ist, da das gesamte SFR mittels der Standardinstruktionen des Microcontrollers beschrieben und ausgelesen werden kann.

Schließlich ist im Rahmen des erfindungsgemäßen Verfahrens bevorzugt vorgesehen, dass das wenigstens eine Statusbit in der Hardware des Microcontrollers realisiert ist, da auf diese Weise eine erhöhte Effektivität erzielt wird.

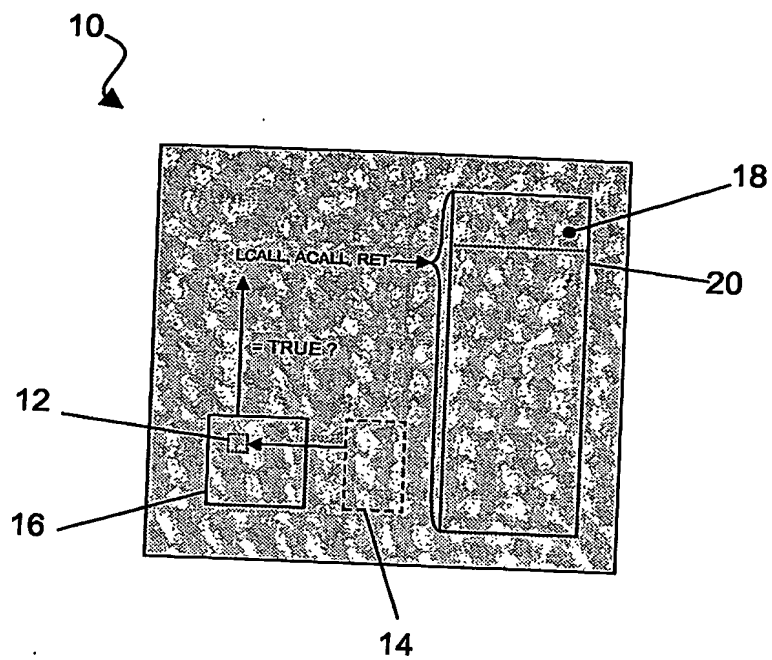
Weitere bevorzugte Ausgestaltungen der Erfindung ergeben sich aus den übrigen, in den Unteransprüchen genannten Merkmalen.

Die Erfindung wird nachfolgend in Ausführungsbeispielen anhand der zugehörigen Zeichnung, welche einen Microcontroller zeigt, näher erläutert.

- Die Figur zeigt eine schematische Darstellung eines erfindungsgemäßen
- 5 Microcontrollers 10. Innerhalb eines Special Function Registers 16 ist ein Statusbit 12 implementiert, welches mittels eines computerlesbaren Speichermediums 14 setzbar und löschar ist. Durch das Setzen des Statusbits 12 wird ein Schreiben beziehungsweise Lesen von 24-Bit-Adressworten auf den beziehungsweise von dem Stack mittels der Standardinstruktionen LCALL, ACALL und RET erzwungen,
- 10 wodurch der gesamte 24-Bit-Adressraum 20 ansprechbar ist. Bei nicht gesetztem Statusbit 12 ist lediglich der 16-Bit-Adressraum 18 mittels der Standardinstruktionen adressierbar. Durch die erfindungsgemäßen Mittel wird ein reduzierter Speicherbedarf und eine höhere Ausführungsgeschwindigkeit des compilierten Codes des Microcontrollers 10 gegenüber dem Stand der Technik erzielt.

BEZUGSZEICHENLISTE

	10	Microcontroller
	12	Statusbit
5	14	computerlesbares Speichermedium
	16	Special Function Register
	18	16-Bit-Adressraum
	20	24-Bit-Adressraum



Figur

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☒ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.